

## AI チップ設計拠点フォーラム(第65回)開催案内【Web 開催】

### 記

1. 日時 11月29日(金)13:30-16:00

2. 開催方法

Web フォーラム

(参加登録者には、11月27日～11月29日午前中に Web フォーラム参加のためのリンクアドレスを通知いたします)

3. アジェンダ

13:00-13:35 AI チップ設計拠点フォーラムについて (産総研/内山邦男)

13:35-14:35 デザインガイア 2024 における研究動向

- ・全体概要(産総研/更田裕司氏)

- ・個別発表:連想メモリを用いたエネルギー高効率な CNN アクセラレータの開発  
(産総研/更田裕司氏)

- ・個別発表:生成 AI を用いた AI チップ自動設計技術の開発(日立製作所/芹澤靖隆氏)

14:35-15:10 EPEPS 2024 における研究動向:低コストパッケージ基板を実現する UCle の単層配線デザイン  
(産総研/下村颯志氏)

15:10-15:15 休憩

15:15-16:00 Hot Interconnects 2024 における技術動向 (富士通株式会社/安島雄一郎氏)

以上